

IV Sous circuits et circuits hiérarchisés.

Un sous circuit, par analogie avec un sous programme ,est un ensemble de composants remplissant une certaine fonction et qui pourra être appelé comme un composant nouveau (**Lettre caractéristique X**)

Sous circuits

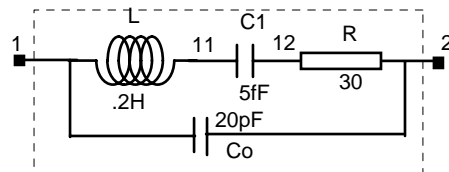
Dans la version DOS (et l'on retrouve cela dans les NETLIST ou les fichiers de définition de composants diffusés par les constructeurs),la définition commence par la commande **.SUBCKT** et se termine par **.ENDS** Entre les deux une NETLIST décrit l'arrangement des composants internes ,les numéros des noeuds sont locaux à l'exception du noeud 0 (qu'il est déconseillé d'utiliser) qui est la masse de l'ensemble du schéma .

La syntaxe est :

.SUBCKT <nom> [connections] [PARAMS: nom=valeur]

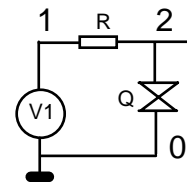
Soit par exemple un Quartz dont le schéma équivalent est reproduit ci après
 Nous le définirons comme un sous circuit par les lignes suivantes dans la NETLIST

```
.SUBCKT QZ5Mhz 1 2 * 1 et 2 sont les deux noeuds extrêmes (numérotation locale )
L 1 11 .2H
C1 11 12 5fF
R 12 2 30
Co 1 2 20pF
.ENDS
```



Ce sous circuit peut ensuite être utilisé comme un composant .

```
V1 1 0 AC 1V
R 1 2 100k
XQ1 2 0 QZ25
```



Noter que les numéros de noeuds aux bornes du quartz sont différentes dans le schéma global et la définition .SUBCKT

Certains circuits intégrés d'usage courant sont modélisés sous forme de sous circuits, c'est le cas des amplificateurs opérationnels que l'on appelle de la façon suivante :

Xnom E+ E- VCC+ VCC- OUT modèle

par exemple un LM324 appelé X1 dont les entrées + et - sont les noeuds 1 et 2, les alimentations +VCC et -VCC les noeuds 4 et 5 et la sortie le noeud 3 est appelé par :

```
X1 1 2 4 5 3 LM324
```

Circuits hiérarchisés

Dans les versions Windows de PSPICE la notion de sous circuit a laissé la place à celle de circuits hiérarchisés .

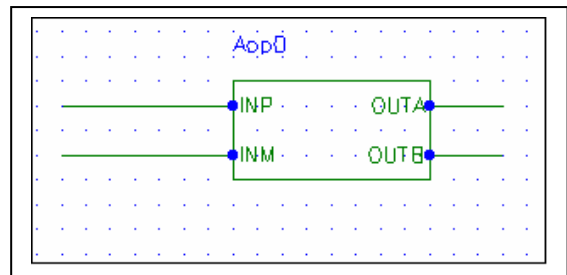
Le circuit est constitué de **Blocs** imbriqués les uns dans les autres. Un bloc peut contenir d'autres blocs .La commande **Navigate** permet de parcourir cette hiérarchie de bas en haut et inversement. (Navigate ⇒ push Navigate ⇒pop)

Pour **créer un bloc** il suffit d'utiliser dans la ligne de commande de Schematics le bouton Draw puis Block **Draw ⇒ Block** un rectangle apparaît à l'écran , il peut être manipulé comme un composant , déplacé, tourné de 90° (^R) ou inversé horizontalement (^F) .

Ce rectangle possède un nom , par défaut HBn (n=1 pour le premier) .Ce nom peut être changé en cliquant dessus comme pour n'importe quel composant. Il peut également être agrandi ou réduit en pressant la touche **Shift** et en attrapant un coin avec le **bouton droit** de la souris.(Cette modification n'a que peu d'intérêt car le contenu ne dépend pas de la taille)

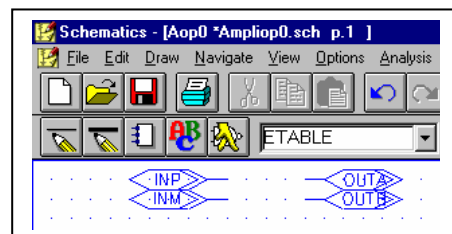
Pour créer des accès il suffit d'amener des fils avec ^W . Chaque accès est automatiquement nommé par le logiciel P1 P2 ... , ces noms étant modifiable en cliquant dessus.

Ci contre un bloc nommé Aop0 avec 2 entrées et 2 sorties qui ont été renommés INM ,INP , OUTA ,OUTB



En cliquant sur le bloc deux cas peuvent se produire :

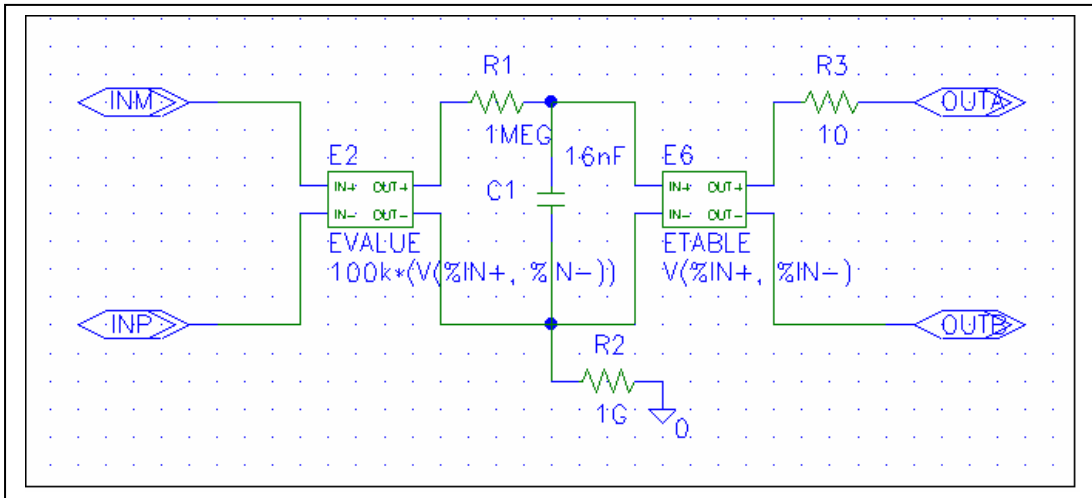
- Ou bien vous venez d'ouvrir un nouveau dessin que vous n'avez pas encore sauvé , alors le logiciel vous demande de le faire. **Attention il s'agit du fichier correspondant au schéma qui utilise le bloc, pas du bloc lui même.** Dans le cas présent nous sauverons avec le nom Utilao0. Ce sauvetage étant fait le logiciel monte dans la hiérarchie, il vous demande un nouveau nom qui est cette fois celui du bloc ,par exemple Amplop0. Puis affiche le contenu.
- Si le bloc a déjà fait l'objet d'un sauvetage sur disque vous sautez directement au contenu.
- Il est possible également d'afficher le contenu en utilisant les commandes **Navigate ⇒ Push** .
- Dans le cas présent le bloc est vide , seuls apparaissent les accès.
- Pour revenir au schéma global précédent il suffirait de remonter dans la hiérarchie par **Navigate ⇒ Pop**



Les accès peuvent être déplacés à volonté dans la page . Il faut alors dessiner le schéma interne du bloc.

Notre exemple sera simplement un modèle élémentaire d'ampli op a avec gain à vide 100k avec écrêtage à ±10V et limitation de la bande passante..

Pour cela nous utiliserons un EVALUE suivi d'un filtre passe bas , un étage de sortie écrêteur et une résistance série pour avoir une impédance de sortie de 10Ω..



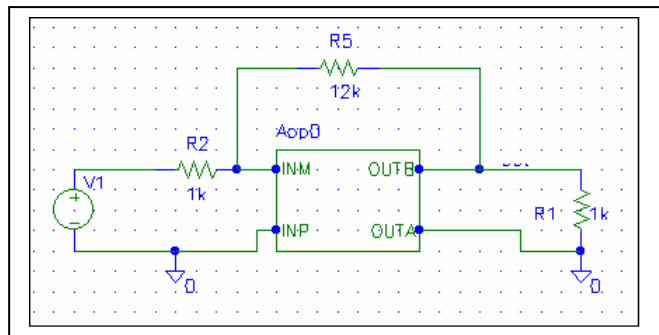
La **résistance de 1GΩ est nécessaire** sinon la sortie du EVALUE serait flottante et une erreur d'analyse serait déclarée. Compte tenu de leur valeur elles n'auront aucune influence sur le comportement du montage.

Lorsque le dessin est terminé il faut remonter dans la hiérarchie par

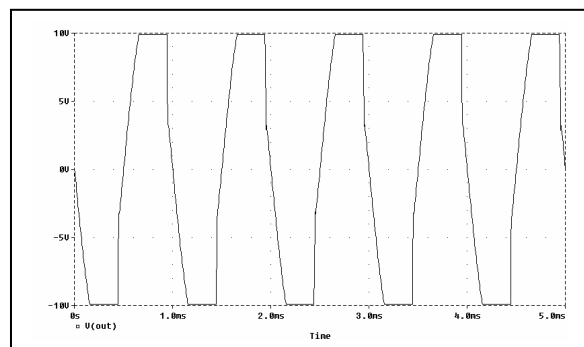
Navigate ⇒ Pop Le logiciel demande s'il faut sauver le logiciel sous le nom choisi à l'entrée , ici Ampliop0, OK.

On peut alors compléter le schéma initial (Ci contre)

Le sauver sous Utiliop0 et lancer une simulation par exemple transitoire avec pour V1 une tension sinusoïdale de 1V 1kHz .



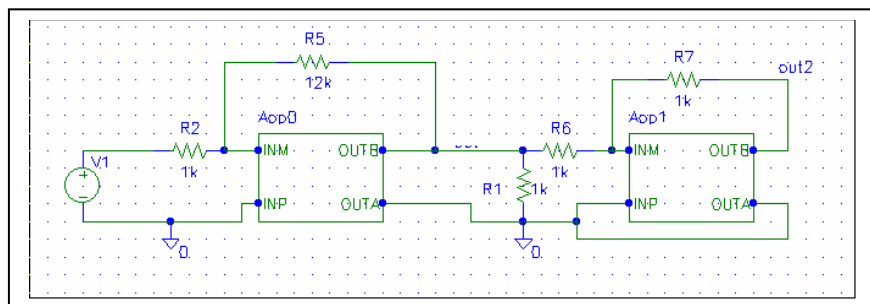
On notera l'écrêtage déformé par la bande passante limitée de l'ampli op .



Un tel ampli op simplifié peut être intéressant pour la version d'évaluation car il utilise beaucoup moins de nœuds et il est possible d'en implanter plus de 3 dans un dessin.

Le bloc étant déclaré peut être utilisé plusieurs fois dans un schéma à condition de ne pas oublier de changer son nom .Dans la figure ci

contre le second bloc est nommé Aop1.



Il est possible de paramétrer l'un des composants à l'intérieur d'un bloc pour effectuer ensuite une analyse paramétrique.

Un bloc est sauvé sous la forme xxx.sch il est donc parfaitement utilisable comme un schéma quelconque .